

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-243229

(43) 公開日 平成11年(1999) 9月7日

(51) Int.Cl. <sup>8</sup>	識別記号	F I	
H 0 1 L	33/00	H 0 1 L	33/00
	21/203		21/203
	21/205		21/205
			C
			M

審査請求 未請求 請求項の数10 O L (全 6 頁)

(21) 出願番号 特願平10-343057

(22) 出願日 平成10年(1998)12月2日

(31) 優先権主張番号 特願平9-331884

(32) 優先日 平9(1997)12月2日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 名西 ▲やす▼之

滋賀県大津市青山六丁目15番3号

(72) 発明者 門田 道雄

京都府長岡京市天神二丁目26番10号 株式

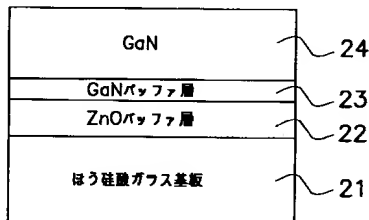
会社村田製作所内

(54) 【発明の名称】 半導体発光素子、およびその製造方法

(57) 【要約】

【課題】 高価な下地基板を用いることなく GaN 層を成長させることができ、かつ、より低温で GaN 層を成長させ、基板と GaN との熱膨張係数の差による影響を受けにくい半導体発光素子、およびその製造方法を提供する

【解決手段】 ガラス基板またはシリコン基板上に、E C R-MBE 法によって、GaN 層を形成する。



## 【特許請求の範囲】

【請求項1】 ガラス基板またはシリコン基板上に、ECR-MBE法によって、Ga<sub>n</sub>N層が形成されていることを特徴とする半導体発光素子。

【請求項2】 前記ガラス基板またはシリコン基板の表面に、ZnOバッファ層が形成されていることを特徴とする請求項1記載の半導体発光素子。

【請求項3】 前記Ga<sub>n</sub>N層は、低温成長Ga<sub>n</sub>Nバッファ層上に形成されていることを特徴とする請求項1または請求項2記載の半導体発光素子。

【請求項4】 ガラス基板またはシリコン基板上に、ECR-MBE法によって、Ga<sub>n</sub>N層を形成することを特徴とする半導体発光素子の製造方法。

【請求項5】 ガラス基板またはシリコン基板を準備する工程と、ガラス基板またはシリコン基板の表面にZnOバッファ層を積層する工程と、ZnOバッファ層上に低温成長Ga<sub>n</sub>Nバッファ層を積層する工程と、低温成長Ga<sub>n</sub>Nバッファ層上にECR-MBE法によってGa<sub>n</sub>N層を積層する工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項6】 ガラス基板またはシリコン基板上に、ECR-MBE法によって、InGa<sub>n</sub>N層が形成されていることを特徴とする半導体発光素子。

【請求項7】 前記ガラス基板またはシリコン基板の表面に、ZnOバッファ層が形成されていることを特徴とする請求項6記載の半導体発光素子。

【請求項8】 前記InGa<sub>n</sub>N層は、低温成長InGa<sub>n</sub>Nバッファ層上に形成されていることを特徴とする請求項6または請求項7記載の半導体発光素子。

【請求項9】 ガラス基板またはシリコン基板上に、ECR-MBE法によって、InGa<sub>n</sub>N層を形成することを特徴とする半導体発光素子の製造方法。

【請求項10】 ガラス基板またはシリコン基板を準備する工程と、ガラス基板またはシリコン基板の表面にZnOバッファ層を積層する工程と、ZnOバッファ層上に低温成長InGa<sub>n</sub>Nバッファ層を積層する工程と、低温成長InGa<sub>n</sub>Nバッファ層上にECR-MBE法によってInGa<sub>n</sub>N層を積層する工程とを有することを特徴とする半導体発光素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体発光素子に関し、特にIII-V族のGa<sub>n</sub>N材料、およびInGa<sub>n</sub>N材料を用いた半導体発光素子、およびその製造方法に関する。

## 【0002】

【従来の技術】従来より、青色域で発光する半導体発光素子として、禁制帯幅の広いGa<sub>n</sub>Nを用いた発光ダイオード(LED)が知られている。Ga<sub>n</sub>Nを用いる場合には、そのバルク結晶を形成することが極めて困難な

め、最適基板の選択および結晶の成長方法が大きな課題となる。この点に関し、従来より、Ga<sub>n</sub>N層を成長させる下地基板として単結晶サファイア基板を用い、有機金属化合物気相成長法(以下MOCVD法と言う)によってGa<sub>n</sub>N層を成長させる方法が試みられている。しかし、サファイア基板とGa<sub>n</sub>Nとは格子定数が大きく異なる(具体的には両者の格子定数差は、約16.1%にもなる)ため、成長したGa<sub>n</sub>Nには転位密度10<sup>8</sup>~10<sup>11</sup>/cm<sup>2</sup>という多数の結晶欠陥が生じてしまい、結晶性の優れた良質のGa<sub>n</sub>N層を成長させることは困難であった。

【0003】これに対して近年、多結晶または非晶質のAlN層をバッファ層としてサファイア基板とGa<sub>n</sub>N層との間に介在させることにより、下地基板とGa<sub>n</sub>N層との格子定数の差を緩和し、単結晶サファイア基板上に結晶性の優れたGa<sub>n</sub>N層を成長させる方法が提案されている。さらに、ZnO層をバッファ層として用いることにより、単結晶サファイア基板以外に、石英ガラス等の非晶質基板上にもGa<sub>n</sub>N層を成長させることが判明しており、その実用化が進められている(例えば特開平8-139361号公報)。

【0004】なお、AlN、ZnO等のバッファ層を下地基板との間に介在させてGa<sub>n</sub>N層を形成するこれらの従来技術にあっても、Ga<sub>n</sub>N層の形成方法としては、主としてMOCVD法が用いられている。

## 【0005】

【発明が解決しようとする課題】しかしながら、従来の半導体発光素子は以下のような問題点を有している。

【0006】まず、従来よりGa<sub>n</sub>N層の下地基板として支配的に用いられる単結晶サファイア基板は、基板が高価であることから製造コストの増大を招くことになる。

【0007】また、上述のいずれの従来技術にあってもGa<sub>n</sub>N層の形成にはMOCVD法が用いられるが、MOCVD法によった場合、結晶成長に反応ガスの熱分解反応を利用するため、気相成長時に基板を1000℃~1200℃程度の高温に加熱する必要がある。この高温ゆえに、以下の諸問題が引き起こされる。まず第1に、Ga<sub>n</sub>N層成長のための下地基板として使用できる基板が、上述の高温に耐えうる耐熱性の高い基板に限定されることになる。第2に、Ga<sub>n</sub>N層形成時の基板温度が高いため、それだけ下地基板とGa<sub>n</sub>Nとの熱膨張係数の差による影響を強く受けることになる。具体的には、例えば単結晶サファイア基板上にGa<sub>n</sub>N層を形成した場合にあっては、Ga<sub>n</sub>N層成長時の温度(約1000℃)から常温にまで冷却されると、単結晶サファイア基板とGa<sub>n</sub>Nとの熱膨張係数の差(約3.4%)から、Ga<sub>n</sub>N層に比べて単結晶サファイア基板が大幅に収縮する。このため、しばしばGa<sub>n</sub>N層において歪みやクラック、結晶欠陥が生じ、結果的に結晶品質が良好で十分な発光効率を有する素子を得ることが困難となる。

【0008】従って本発明は上述の技術的問題点を解決するためになされたものであって、高価な下地基板を用いることなくGa<sub>2</sub>N層を成長させることができ、かつ、より低温でGa<sub>2</sub>N層を成長させ、基板とGa<sub>2</sub>Nとの熱膨張係数の差による影響を受けにくい半導体発光素子、およびその製造方法を提供することにある。

【0009】

【課題を解決するための手段】上記問題点を解決するために、本発明の請求項1記載の半導体発光素子においては、ガラス基板またはシリコン基板上に、ECR-MBE法によって、Ga<sub>2</sub>N層を形成する。また、Ga<sub>2</sub>N層の形成にあたっては、格子定数がGa<sub>2</sub>Nと比較的近くガラス基板やシリコン基板上にも形成しやすいZnOをバッファ層として介在させることが、Ga<sub>2</sub>N層の結晶性向上の観点から好ましい。また、さらに結晶性の良いGa<sub>2</sub>N層を形成するために、約400℃～500℃程度の低温で形成した低温成長Ga<sub>2</sub>Nバッファ層上にGa<sub>2</sub>N層を形成することが好ましい。

【0010】このように、Ga<sub>2</sub>N層をECR-MBE法によって形成することにより、Ga<sub>2</sub>N層形成時の基板温度を下げることで、下地基板として安価なガラス基板やシリコン基板を用いることが可能となる。特に、下地基板にガラス基板を使用した場合、Ga<sub>2</sub>Nとの熱膨張係数の差が小さいことから、熱膨張係数の差から生じる上述の悪影響を緩和することができる。

【0011】本発明の請求項6記載の半導体発光素子においては、ガラス基板またはシリコン基板上に、ECR-MBE法によって、InGa<sub>2</sub>N層を形成する。また、InGa<sub>2</sub>N層の形成にあたっては、格子定数がInGa<sub>2</sub>Nと比較的近くガラス基板やシリコン基板上にも形成しやすいZnOをバッファ層として介在させることが、InGa<sub>2</sub>N層の結晶性向上の観点から好ましい。また、さらに結晶性の良いInGa<sub>2</sub>N層を形成するために、約400℃～500℃程度の低温で形成した低温成長InGa<sub>2</sub>Nバッファ層上にInGa<sub>2</sub>N層を形成することが好ましい。

【0012】このように、InGa<sub>2</sub>N層をECR-MBE法によって形成することにより、InGa<sub>2</sub>N層形成時の基板温度を下げることで、下地基板として安価なガラス基板やシリコン基板を用いることが可能となる。特に、下地基板にガラス基板を使用した場合、InGa<sub>2</sub>Nとの熱膨張係数の差が小さいことから、熱膨張係数の差から生じる上述の悪影響を緩和することができる。

【0013】

【発明の実施の形態】以下、本発明に従って実施した実施例について説明する。

【0014】まず、本発明の半導体発光素子の製造に用いるECR-MBE装置の概略図を、図1に示す。本ECR-MBE装置1は図1に示すように、プラズマ生成

室2、成長室3、基板交換室4の3室から構成されている。

【0015】プラズマ生成室2では、マスフローコントローラ（図示せず）で流量制御された窒素ガスに2.45GHzのマイクロ波と875Gの磁場を印加することで電子サイクロトロン共鳴（ECR）現象を引き起こし、プラズマを生成させる。生成された窒素ガスのプラズマは発散磁場によって、プラズマ生成室2から成長室3に流入する。

【0016】成長室3にはまず、基板11を保持するための基板ホルダ12が設けられている。基板ホルダ12には、基板11を加熱するためのヒータが取り付けられている。また、成長室3には、成長室3を構成する真空チャンバと基板ホルダ12との間で直流バイアスを正負に印加する電圧印加手段13が取り付けられている。これにより、イオン化した原料を効率的に基板11に定着させることができ、また同時に、不要なイオンの基板11への衝突を抑制してイオン照射ダメージを低減させ、基板11上に成長した結晶膜の高品質化を図ることができる。さらに、Ga源として金属Gaを供給するためのクヌーセンセル14が、In源として金属Inを供給するためのクヌーセンセル15が、それぞれ設けられている。これらGa、Inの各原料とプラズマ生成室2から流入するプラズマ状の窒素ガスとが反応して基板11上にGa<sub>2</sub>N膜、あるいはInGa<sub>2</sub>N膜が形成される。このとき、窒素ガスが高エネルギーを有するECRプラズマ状態で供給されるので、その励起エネルギーだけで基板温度を下げることでよい。基板11上の成膜状態の評価装置としては、RHEED電子銃16およびスクリーン17が設けられている。

【0017】基板交換室4には、基板11を成長室3に搬入するための基板搬入棒18が設けられている。また、基板搬入棒18にも基板の予備加熱を行うためのヒータが取り付けられている。これにより、基板への成膜を連続的に行うことができ、また、成長室3で基板11を加熱する際に生じる放出ガスの量を低減することができる。

【0018】成長室3と基板交換室4はそれぞれ独立した排気系（例えば図示しないターボ分子ポンプと油回転ポンプとからなる）を備えており、基板搬送時以外はゲートバルブ19で隔てられている。これにより、成長室3を常に残留不純物分子の少ない真空度の高い状態に保つことができる。

【0019】[第1実施例、図2～図4]本実施例においては、上述のECR-MBE装置1を用いて、基板上に図2に示す膜構造を有する半導体発光素子20を形成する。以下、本実施例の成膜に用いる基板・原料、および成膜手順について説明する。

【0020】本実施例に用いる基板としては、安価なほう硅酸ガラス基板21（以下、単にガラス基板と呼ぶ）

を用いる。このガラス基板21上には、予めRFマグネトロンスパッタ法等により膜厚約3 $\mu$ m程度のZnOバッファ層22を形成しておく。なお、このZnOバッファ層22はc軸配向の多結晶膜である。また、Ga<sub>2</sub>N膜の成長に用いるIII族原料として純度8N(99.99999%)の金属Gaを、V族原料として純度5Nの窒素ガスを用いる。

【0021】次に、成膜手順を述べる。まず、ガラス基板21をECR-MBE装置1の基板搬入棒18に載置する。そして、基板交換室4内で基板温度500℃で30分間のアブリベークを施し、基板21に付着した水分や吸着ガスを取り除く。その後ガラス基板21を成長室3\*

\*内に搬入する。ガラス基板21を成長室3内に搬入した後、700℃のサーマルクリーニングを30分間行い、ZnOバッファ層22の洗浄表面を得る。次に、以下の表1に示す成膜条件で低温成長Ga<sub>2</sub>Nバッファ層の形成を20分間行い、膜厚約20nmのバッファ層23を得る。この低温成長Ga<sub>2</sub>Nバッファ層23は非品質であり、後に本成長させる単結晶Ga<sub>2</sub>N膜24の結晶性を向上させる効果を有している。なお、成長室3内の真空度は10<sup>-7</sup>torr程度に保持されている。

【0022】

【表1】

基板温度	Gaセル温度	窒素流量	マイクロ波電力	基板バイアス
450℃	850℃	30 sccm	80W	+18V

【0023】低温成長Ga<sub>2</sub>Nバッファ層23を形成した後、引き続き以下の表2に示す成膜条件でGa<sub>2</sub>N膜24を120分間、本成長させる。なお、成長室3内の真空※

※度は同様に10<sup>-7</sup>torr程度に保持されている。

【0024】

【表2】

基板温度	Gaセル温度	窒素流量	マイクロ波電力	基板バイアス
680℃	860℃	30 sccm	120W	+20V

【0025】以上のような成膜手順を経て、図2に示す膜構造を有する半導体発光素子20を得る。ここで、以上で述べたGa<sub>2</sub>N膜の成膜手順のタイムチャートを図3に示す。図3からも明らかなように、本実施例の一連のGa<sub>2</sub>N膜の成膜過程においては、基板温度を常時700℃以下に保持することが可能である(なお、説明は省略したが、ガラス基板21上にZnOバッファ層22を成膜する過程も、RFマグネトロンスパッタ法によった場合、200℃程度の基板温度で成膜する事ができる)。これにより融点・軟化点の低い材料を下地基板として用いることが可能となり、幅広い基板材料の選択が可能となる。例えば、従来においてはその使用が困難であったほう硅酸ガラスのような融点は低い(具体的には、ほう硅酸ガラスの軟化点は775℃である)が安価な基板材料の使用が可能となる。

【0026】最後に、上記成膜手順を経て得られたGa<sub>2</sub>N膜の光学的特性について検討する。光学的特性の評価法として、He-Cdレーザを励起光源とするフォトルミネッセンススペクトルの測定を77Kの温度下で行う。測定結果を図4に示す。図4において横軸は発光波長λを、縦軸は光強度(単位a. u.)を示している。★

★この図からわかるように、本実施例で得られたGa<sub>2</sub>N膜において、主としてバンド端(360nm)付近での発光スペクトルが確認された。

【0027】[第2実施例、図5〜図6]本実施例においては、上述のECR-MBE装置1を用いて、基板上に図5に示す膜構造を有する半導体発光素子30を形成する。以下、本実施例の成膜に用いる基板・原料、および成膜手順について説明する。

【0028】本実施例においては、InGa<sub>2</sub>N膜の成長に用いるIII族原料として純度8N(99.99999%)の金属Gaと、同じく純度8Nの金属Inとを用いる。それ以外の原料および基板については第1実施例と同様である。

【0029】成膜手順に関しては、低温成長InGa<sub>2</sub>Nバッファ層33の成膜条件と、InGa<sub>2</sub>N層34の成膜条件をそれぞれ以下の表3に示すように設定する。それ以外の点については、第1実施例と同様であり、その説明を省略する。

【0030】

【表3】

	基板温度	Gaセル温度	Inセル温度	窒素流量	マイクロ波電力	基板バイアス
バッファ層	450℃	850℃	640℃	30 sccm	80W	+18V
InGa <sub>2</sub> N層	680℃	860℃	640℃	30 sccm	120W	+20V

【0031】以上のような成膜手順を経て、図5に示す膜構造を有する半導体発光素子30を得る。本実施例の一連のInGa<sub>2</sub>N膜の成膜過程においても、基板温度を☆50

☆常時700℃以下に保持することが可能である。

【0032】上記成膜手順を経て得られたInGa<sub>2</sub>N膜の光学的特性を図6に示す。なお、評価法は第1実施例

と同様の手法を用いた。この図からわかるように、本実施例で得られたInGa<sub>N</sub>膜において、主としてバンド端(380nm)付近での発光スペクトルが確認できた。

【0033】[その他の実施例]なお、本発明は上述の実施例で示した成膜条件に限定されるものではなく、その趣旨の範囲内で種々に変更しうる。例えば、上述の各実施例では、下地基板としてほうじ酸ガラス基板を使用した。これに限定することなく、同じく安価な下地基板としてシリコン基板を使用することも可能である。シリコン基板は、ガラス基板に比べると、融点・軟化点の温度が高いため(具体的には約1400℃である)、その分、高い基板温度での成膜が可能であり、より結晶性の良好なGa<sub>N</sub>層、InGa<sub>N</sub>層が得られやすいと言うメリットを有する(一般に、成膜温度が高いほど成膜される膜の結晶性は良好になる傾向を有している)。但し、この場合であっても成膜時の基板温度は900℃未満に保持する必要がある。これは、基板温度が900℃を超える付近から、バッファ層であるZnOが昇華し始めるからである。ZnOの昇華がすすむと、そのバッファ層としての機能が低減するため、その上に形成されるGa<sub>N</sub>層の膜質(結晶性)が劣化してしまう。加えて、昇華した活性なOやZnが成膜材料と結合し、Ga<sub>N</sub>層中に不純物が多く取り込まれる恐れも生じる。これらの観点から、成膜時の基板温度を900℃未満に保持する必要がある。なお、下地基板としてシリコン基板を用いると、Ga<sub>N</sub>層を形成した基板と同一基板上に他の半導体デバイスを集積して形成できる、というメリットも有する。

【0034】また、上述の各実施例の成膜材料にAlを混合して、青色域で発光する半導体発光素子を形成することも可能である。

【0035】

【発明の効果】以上の説明からも明らかなように、本発明の半導体発光素子によった場合、以下の優れた効果が得られる。すなわち、Ga<sub>N</sub>層、あるいはInGa<sub>N</sub>層の形成にECR-MBE法を用いるので、原料となる窒素ガスをECRによってプラズマ化して供給することが可能となり、その励起エネルギー分だけ基板温度を下げる事ができる。

【0036】このように、成膜時の基板温度を下げることで、融点の低い材料を下地基板として用いることが可能となり、幅広い基板材料の選択が可能となる。例えば、従来においてはその使用が困難であった、安価なほうじ酸ガラスを基板材料として使用することが可能と

なり、半導体発光素子の製造コストを下げる事ができる。

【0037】また、基板温度を下げることで、下地基板とGa<sub>N</sub>との熱膨張係数の差による悪影響を抑制することができる。また、Ga<sub>N</sub>とガラス基板とは熱膨張係数が比較的近く(具体的には、Ga<sub>N</sub>とガラスとの熱膨張係数の差は約10%である。なお、Ga<sub>N</sub>とサファイア基板との熱膨張係数の差は約34%である)さらに延性にも富むことから、成長したGa<sub>N</sub>膜にクラックが入ることもなく、結晶品質が良好で十分な発光効率を有するGa<sub>N</sub>膜が得られる。

【図面の簡単な説明】

【図1】 本発明の半導体発光素子の製造に用いるECR-MBE装置の概略図である。

【図2】 第1実施例の半導体発光素子の、膜構造を示す断面図である。

【図3】 第1実施例の半導体発光素子を構成する、Ga<sub>N</sub>膜の成膜手順を示すタイムチャート図である。

【図4】 第1実施例の半導体発光素子の、フォトルミネッセンススペクトル測定の結果を示す測定図である。

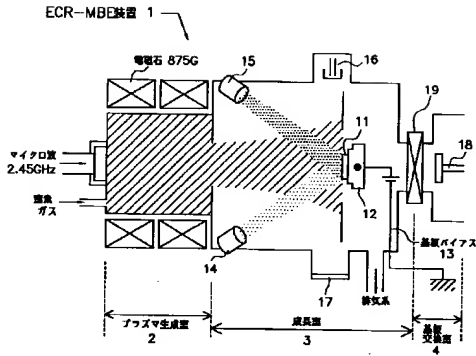
【図5】 第2実施例の半導体発光素子の、膜構造を示す断面図である。

【図6】 第2実施例の半導体発光素子の、フォトルミネッセンススペクトル測定の結果を示す測定図である。

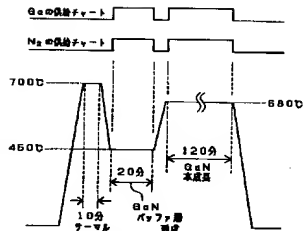
【符号の説明】

- 1 ... ECR-MBE装置
- 2 ... プラズマ生成室
- 3 ... 成長室
- 4 ... 基板交換室
- 11 ... 基板
- 12 ... 基板ホルダ
- 13 ... 電圧印加手段
- 14 ... クレーンセル(Ga)
- 15 ... クレーンセル(In)
- 16 ... RHEED電子銃
- 17 ... スクリーン
- 18 ... 基板搬入棒
- 19 ... ゲートバルブ
- 20、30 ... 半導体発光素子
- 21、31 ... ほうじ酸ガラス基板
- 22、32 ... ZnOバッファ層
- 23 ... 低温成長Ga<sub>N</sub>バッファ層
- 24 ... Ga<sub>N</sub>層
- 33 ... 低温成長InGa<sub>N</sub>バッファ層
- 34 ... InGa<sub>N</sub>層

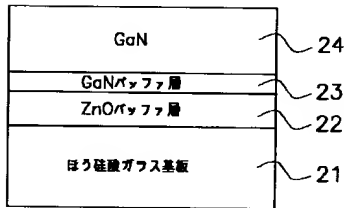
【図1】



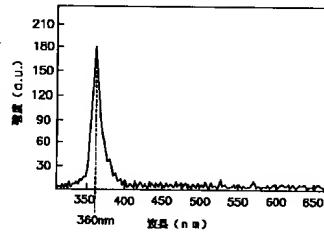
【図3】



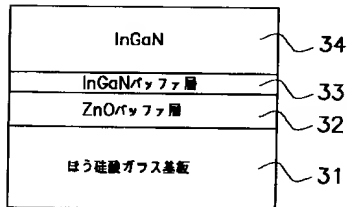
【図2】



【図4】



【図5】



【図6】

